

БЛОКИ ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

Источники блоков интеллектуальной собственности

Не секрет, что современные ПЛИС настолько большие и сложные, что было бы весьма непрактично создавать каждую часть устройства с чистого листа. Одно из решений этого вопроса, дабы не изобретать велосипед, заключается в использовании в новом устройстве уже кем-то созданных и существующих функциональных блоков общего назначения. При этом основную массу времени и ресурсов можно потратить на разработку новых изысканных частей нового устройства, которые будут составлять некую «неожиданную изюминку» и выгодно отличать собственное устройство от предложений конкурентов.

Существующие функциональные блоки представляют собой, как правило, блоки интеллектуальной собственности (IP). Эти блоки можно: создать самим на основе ранее разработанных устройств, использовать готовые решения поставщиков ПЛИС или использовать наработки сторонних разработчиков. В этой главе будут рассматриваться два последних решения.

Ручная работа

Блоки интеллектуальной собственности могут создаваться и распространяться по-разному. Один из вариантов заключается в том, что поставщик IP может создавать их вручную и распространять в виде RTL-описания. В этом случае существует несколько способов, с помощью которых конечный пользователь может купить и использовать эти блоки (Рис. 17.1). Как будет показано, поставщик этих блоков также может использовать специальные приложения, генерирующие блоки или ядра интеллектуальной собственности.

Незашифрованные RTL-описания

В некоторых случаях разработчики устройств на основе ПЛИС могут купить блоки интеллектуальной собственности в виде блоков незашифрованного исходного кода уровня регистровых передач (исходного RTL-кода). Эти блоки впоследствии могут быть интегрированы в RTL-код разрабатываемого устройства (Рис. 17.1, а). Перед тем как продать исходные коды своих блоков IP поставщик IP производит их моделирование, синтез и верификацию.

Как правило, это весьма дорогой вариант, поскольку поставщики блоков интеллектуальной собственности обычно не хотят, чтобы кто-то видел исходный код их решений. Со своей стороны, поставщики ПЛИС в большинстве случаев неохотно предоставляют незашифрованный RTL, так как они не хотят, чтобы чья-либо модификация их кода лила воду на мельницу конкурента. Поэтому, если пойти таким путем, надо быть готовым к тому, что, во-первых, любой из поставщиков непременно заломит цену, и, во-вторых, придется подписать все виды лицензий и соглашений о конфиденциальности.

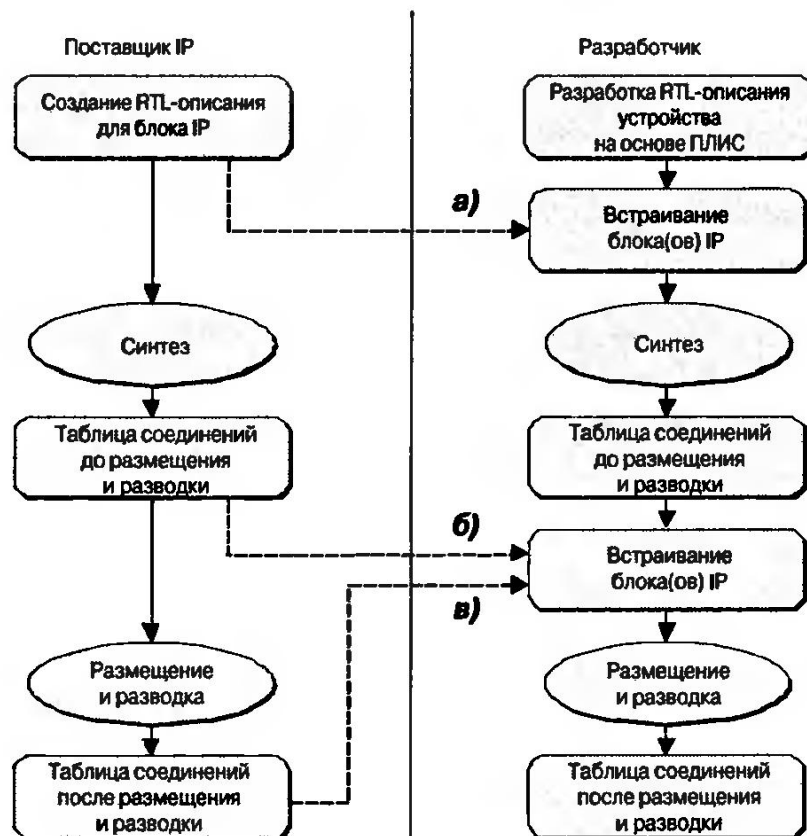


Рис. 17.1. Варианты приобретения блоков интеллектуальной собственности

Обладание незашифрованной версии RTL-кода какого-то блока интеллектуальной собственности имеет одно важное преимущество, такое как возможность его модификации, чтобы удалить из него ненужные функции или, при необходимости, добавить новые. Можно купить код блока IP у стороннего разработчика, а не у поставщика ПЛИС. В этом случае его можно просто и быстро изменить и приспособить для различных устройств, причём от разных поставщиков. Существенный недостаток этого метода заключается в том, что итоговая реализация устройства обычно менее эффективна с точки зрения потребляемых ресурсов и производительности, чем при использовании оптимизированных версий, представленных на уровне таблиц соединений.

Шифрованные RTL-описания

К сожалению, во время написания этой книги не существовало методов стандартного промышленного шифрования для RTL-описаний, которые пользовались бы широкой популярностью. Поэтому такие компании, как Altera и Xilinx, разработали свои собственные схемы и средства шифрования. Не удивительно, что эти средства работали со средствами синтеза только одного и того же разработчика (также иногда с пакетом синтеза стороннего разработчика, который предоставлялся в виде OEM-версии поставщиком ПЛИС).

Таблица соединений до размещения и разводки

Возможно, наиболее часто разработчики ПЛИС-устройств покупают средства интеллектуальной собственности в виде таблиц соединений КЛБ/таблиц соответствия, выполненных до этапа размещения и разводки элементов (Рис. 17.1, б). Такие таблицы обычно поставляются в зашифрованном виде в EDIF-формате (electronic data interchange format — формат электронного обмена данными) либо в формате поставщика ПЛИС.

В этом случае поставщик IP может также предоставлять своим пользователям откомпилированные потактные (cycle-accurate) C/C++ модели для функциональной верификации, так как их моделирование будет выполняться намного быстрее, чем это делают их аналоги, выполненные на уровне таблиц соединений КЛБ/таблиц соответствия.

К преимуществам рассмотренного подхода можно отнести то, что поставщик блоков интеллектуальной собственности часто выполняет огромное количество настроек средств синтеза, а некоторые блоки функций разрабатывает вручную, чтобы достичь оптимальной реализации с точки зрения использования ресурсов и производительности. К недостаткам этих методов можно отнести отсутствие возможности для разработчиков ПЛИС-устройств убрать из кода неиспользуемые функции. К тому же, такие блоки IP привязаны к устройствам определённого семейства конкретного поставщика ПЛИС.

Таблица соединений после размещения и разводки

В некоторых случаях разработчики ПЛИС-устройств могут приобрести блоки интеллектуальной собственности в виде таблиц соединений КЛБ/таблиц соответствия, прошедшие процедуру размещения и разводки (Рис. 17.1, в). Повторюсь, такие таблицы обычно поставляются в зашифрованном виде в EDIF-формате либо в формате поставщика ПЛИС.

Блоки, прошедшие процедуру размещения и разводки достигают наивысшего уровня производительности. В некоторых случаях размещение элементов в этих решениях может быть относительным. Другими словами, расположение всех таблиц соответствия, конфигурируемых логических блоков и других элементов, формирующих блок интеллектуальной собственности, является фиксированным только по отношению друг к другу, но сам блок как единое целое может быть расположен внутри ПЛИС в любом доступном месте. В некоторых случаях для блоков IP, например, реализующих функции протоколов связи или шинного обмена со специфическими требованиями к контактам ввода/вывода, может понадобиться абсолютное расположение на поверхности кристалла, которое уже невозможно изменить.

Снова повторюсь, поставщики блоков IP также могут предоставлять своим пользователям откомпилированные потактные C/C++ модели, используемые для функциональной верификации, так как их моделирование будет выполняться намного быстрее, чем аналогов, выполненных на уровне таблиц соединений КЛБ/таблиц соответствия.

Генераторы ядер IP

На практике поставщики ПЛИС (и иногда поставщики САПР, блоков IP и даже небольшие независимые разработчики) обычно предлагают специальные средства, которые функционируют как генераторы блоков или ядер интеллектуальной собственности. Эти, как правило, параметризируемые приложения позволяют задавать различные параметры генерируемых блоков, например, разрядность шин и функциональных элементов.

Сначала необходимо выбрать из списка нужные блоки (или ядра) и для каждого блока задать все параметры. Для отдельных блоков генератор может позволить выбрать из списка функциональные элементы, которые желательно включить или, напротив, исключить из состава окончательной версии. Например, для коммуникационных блоков можно включить или исключить логические элементы, используемые

для проверки ошибок. Для микропроцессорного ядра можно отключить использование некоторых команд или режимов адресации. Эти возможности позволят генераторам создавать более эффективные блоки IP с точки зрения потребления ресурсов и производительности.

В зависимости от типа приложения-генератора (или от типа лицензии, которую вы подписали) блоки интеллектуальной собственности могут формироваться в виде зашифрованного или нешифрованного RTL-кода, в виде таблицы соединений, не прошедшей процедуру размещения и разводки или таблицы соединений, прошедшей процедуру размещения и разводки. В некоторых случаях генератор может также создавать потактную C/C++ модель для средств моделирования (Рис. 17.2).



Рис. 17.2. Генератор блоков IP

Разное

В последнее время ведущие поставщики ПЛИС начали продвигать на рынок специальные утилиты — *генераторы систем*. Эти средства по существу представляют собой наборы блоков интеллектуальной собственности, которые позволяют пользователю быстро построить очень сложные устройства, используя различные блоки IP определённого поставщика ПЛИС.

Утилиты системной разработки формируют таблицу соединений системы в некоторой абстрактной форме (в отличие от создания детального RTL кода конечным пользователем). Эти средства стремятся изменить модель ПЛИС-устройства путем создания парадигм на системном уровне, в дополнении стандартным этапам RTL-проектирования. Эта концепция представляет интерес для разработчиков, которые не разрабатывают RTL-код или работают на более высоких уровнях абстракции (смотрите также главу 12).

Помимо проектирования генераторов систем поставщики ПЛИС работают над упрощением использования блоков интеллектуальной собственности и встраивают поддержку проектирования на основе использования блоков интеллектуальной собственности в свои *интегрированные среды разработки (IDE — Integrated Development Environment)*.

Некоторые блоки IP, которые раньше были «программными» блоками, теперь воплощаются в виде аппаратных структур. Например, большинство представителей современных ПЛИС содержат аппаратные процессорные ядра, системы синхронизации, контроллеры Ethernet, гигабитные блоки ввода/вывода и так далее. Эти средства позволяют перенести высокотехнологичные функции, реализованные на заказных микросхемах, в область ПЛИС. Вероятно, со временем в ПЛИС также появятся и другие высокотехнологичные функции.

1927 г. Впервые осуществлена публичная демонстрация удалённого телевизионного вещания с помощью диска Нипкова.